

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-142590

(43)Date of publication of application : 11.06.1993

(51)Int.Cl.

G02F 1/313

G02B 6/12

H01S 3/18

(21)Application number : 03-307665

(71)Applicant : FURUKAWA ELECTRIC CO LTD:THE

(22)Date of filing : 22.11.1991

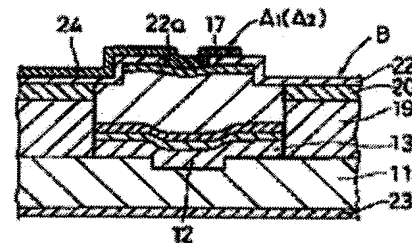
(72)Inventor : ONO TAKAHIRO
YANAGAWA HISAHARU

(54) PRODUCTION OF SEMICONDUCTOR OPTICAL PARTS

(57)Abstract:

PURPOSE: To provide the semiconductor optical parts which execute optical amplification with high efficiency.

CONSTITUTION: A groove 12 is inscribed at the corresponding point of a substrate 11 to be formed with a semiconductor amplifier part and thereafter, the semiconductor optical amplifier A1 (A2) is formed thereon and thereafter, a semiconductor optical waveguide part B is formed at the remaining point exclusive of the corresponding point in the process for production of the semiconductor optical parts consisting in integrating the semiconductor optical amplifier part A1 (A2) formed by laminating the thin layer of the desired semiconductor on the same substrate 11 and the semiconductor optical waveguide part B. As a result, the confining state of the light in the optical amplifier part A1 (A2) is increased and, therefore, the optical amplification is highly efficient.



(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-142590

(43)公開日 平成5年(1993)6月11日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/313		7246-2K		
G 0 2 B 6/12	M	7036-2K		
	H	7036-2K		
H 0 1 S 3/18		9170-4M		

審査請求 未請求 請求項の数1(全 6 頁)

(21)出願番号 特願平3-307665

(22)出願日 平成3年(1991)11月22日

(71)出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72)発明者 小野 卓宏

東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

(72)発明者 柳川 久治

東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

(74)代理人 弁理士 長門 侃二

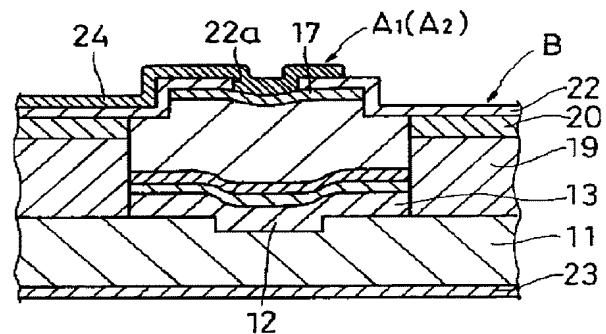
(54)【発明の名称】 半導体光部品の製造方法

(57)【要約】

【目的】 高効率で光増幅を行う半導体光部品を提供する。

【構成】 同一基板の上に所望半導体の薄層を積層して成る半導体光アンプ部と半導体光導波路部とを集積する半導体光部品の製造方法において、前記半導体アンプ部を形成すべき前記基板11の相当個所に溝12を刻設したのちその上に前記半導体アンプ部A₁(A₂)を形成し、ついで前記相当個所以外の残余個所に前記半導体光導波路部Bを形成する半導体光部品の製造方法。

【効果】 光アンプ部における光の閉じ込み状態は強くなるので光増幅は高効率である。



【特許請求の範囲】

【請求項 1】 同一基板の上に所望半導体の薄層を積層して成る半導体光アンプ部と半導体光導波路部とを集積する半導体光部品の製造方法において、前記半導体光アンプ部を形成すべき前記基板の相当個所に溝を刻設したのちその上に前記半導体光アンプ部を形成し、ついで前記相当個所以外の残余個所に前記半導体光導波路部を形成することを特徴とする半導体光部品の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体光アンプ部と半導体光導波路部とが同一基板上に集積されている半導体光部品の製造方法に関し、更に詳しくは、半導体光アンプ部における光の閉じ込め効果が大きく、したがって、効率のよい光増幅が可能である半導体光部品の製造方法に関する。

【0002】

【従来の技術】 半導体光アンプ部と半導体光導波路部とが同一基板上に集積されている半導体光スイッチを製造する方法が、例えば、I E E E, Photonics Technology Letters, vol. 2, pp.214~215, march 1990 に開示されている。この方法では、半導体基板の全面にまず、形成すべき光アンプ部の層構造に対応させて所定の半導体層を順次積層して下部クラッド層、コア層、上部クラッド層を形成する。ついで、光アンプ部に相当する個所以外の前記半導体薄層の積層層をエッチング除去して基板の表面を露出させたのち、この基板露出面の上に、光導波路部の層構造に対応させて所定の半導体薄層を順次積層して下部クラッド層、コア層、上部クラッド層を形成する。

【0003】 その後、光導波路部の所定個所に例えば Zn を拡散させてスイッチ部を形成し、全体にエッチング処理を施し、各上部クラッド層に等幅で所望パターンのリッジ状の光導波路を形成し、更に、前記スイッチ部と光アンプ部の上にそれぞれ電極を装荷し、基板の裏面にも共通電極を装荷する。この半導体光スイッチにおいては、リッジ状に形成されている光導波路部と光アンプ部との路幅は等幅である。そして、光導波路部のスイッチ部への電流注入によってスイッチング動作が行なわれ、また光アンプ部への電流注入によって光増幅が行われる。

【0004】

【発明が解決しようとする課題】 上記光スイッチの場合、光導波路部および光アンプ部におけるコア層への光の閉じ込めは、それぞれの上部クラッド層に形成されている等幅リッジによって実現されている。この構造の光スイッチの場合、光導波路部と光アンプ部とにおいて、光が実質的に伝搬するコア層の路幅が等幅になっているので、光アンプ部に電流注入を行わない場合は、光導波路部と光アンプ部との各コア層における光の閉じ込み状

態は略同一になっている。

【0005】 しかしながら、光増幅のために、光アンプ部に電流注入を行うと、光アンプ部のコア層の屈折率低下が引き起こされ、その結果、光はそこに閉じ込めにくくなる。したがって、そのときの光増幅は、光アンプ部のコア層に充分光が閉じ込めていない状態で進行していることになり、そのため、高効率の光増幅が行われていたとはいえない。

【0006】 本発明は、光導波路部と光アンプ部とが等幅である光スイッチにおける上記した問題を解決し、光アンプ部における電流注入時の光の閉じ込め状態を強め、もって高効率で光増幅を行うことができる半導体光部品の製造方法の提供を目的とする。

【0007】

【課題を解決するための手段】 上記した問題を解決するために、本発明においては、同一基板の上に所望半導体の薄層を積層して成る半導体光アンプ部と半導体光導波路部とを集積する半導体光部品の製造方法において、前記半導体光アンプ部を形成すべき前記基板の相当個所に溝を刻設したのちその上に前記半導体光アンプ部を形成し、ついで前記相当個所以外の残余個所に前記半導体光導波路部を形成することを特徴とする半導体光部品の製造方法が提供される。

【0008】 本発明方法で製造した全反射型光スイッチの 1 例を平面図として図 1 に示す。図において、半導体基板 1 の上には互いに交差する 2 本の光導波路 2, 3 が所定の半導体薄層を積層して形成され、それらの交差部には電流注入用の電極 4 が装荷されてスイッチ部 S を構成している。光導波路 2 のポート 2 b には、同じく所定の半導体薄層を積層して成る光導波路 5 がそのポート 5 a で接続され、また光導波路 3 のポート 3 b には所定の半導体薄層を積層して成る光導波路 6 がそのポート 6 a で接続されている。

【0009】 そして、光導波路 5 のポート 5 a からポート 5 b に到る途中には、この光導波路 5 の路幅よりも狭幅の光アンプ部 A₁ が形成され、また光導波路 6 のポート 6 a からポート 6 b に到る途中には、同じくこの光導波路 6 の路幅よりも狭幅の光アンプ部 A₂ が形成されている。この光スイッチは次のようにして製造することができる。その方法を、図面に則して説明する。

【0010】 まず、図 2 で示したように、例えば n 型 I n P 半導体から成る基板 11 の表面のうち、光アンプ型 A₁ (A₂) を形成すべき個所に、その光アンプ部 A₁ (A₂) の幅や長さと同程度の幅と長さを有する溝 12 を刻設する。溝 12 の深さは格別限定されるものではないが、形成すべき光アンプ部 A₁ (A₂) の全体の厚みとの関係で適宜に決められる。

【0011】 ついで、この基板 11 の全面に、例えば MOCVD 法などの成膜技術を適用して、例えば、n 型 I n G a A s P 半導体から成る導波層 13、アンドープ I

3

nGaAsP半導体から成る活性層14、PドープInGaAsP半導体から成る導波層15を順次積層する(図3)。ここで、導波層13が下部クラッド層であり、活性層14と導波層15がコア層になっている。

【0012】その後、導波層15の上に、例えば、PドープInP半導体から成る上部クラッド層16、PドープInGaAs半導体から成る表面層17を順次積層し、最後に、前記表面層17の上を例えばSiO₂のような絶縁膜18で被覆する(図4)。この場合、図3、図4で示したように、上記した各半導体薄層は、溝12

10 12の上部に位置する部分が、その溝12の深さに規定されるなだらかな凹部を形成している。

【0013】このようにして基板11の上に形成された積層体のうち、光アンプ部として機能させる部分a₁(a₂)を除いた他の積層体を全てエッチング除去して、基板11の表面11aを露出させる(図5)。この場合、エッチング除去しない積層体の部分a₁(a₂)は、その幅は溝12の幅と等幅または広幅でよく、またその長さは溝12の長さ

12の長さと同長または若干長くてよい。

【0014】ついで、例えばMOCVD法などによつて、前記基板の露出面11aの上のみ、上部クラッド層16の途中までの厚みとなるように、例えば、アンドープInGaAsP半導体から成る光導波路層19を形成する(図6)。その後、この光導波路層19の上のみ、例えば、アンドープInP半導体から成る上部クラッド層20、アンドープInGaAs半導体から成る表面層21を順次形成する(図7)。

【0015】かくして、これら、光導波路層19、上部クラッド層20および表面層21から成る積層体bによって光導波路部が形成され、光アンプ部A₁(A₂)になるべく形成されている積層体a₁(a₂)はその周囲を光導波路部bで取り囲まれることになる。ついで、積層体a₁(a₂)の絶縁膜18を除去したのち、図1で示したように、スイッチ部S、光アンプ部A₁(A₂)を含むパターンで等幅な路幅の光導波路をリッジ状に形成し、更にその全面をSiO₂のような絶縁膜22で被覆する(図8)。

【0016】基板11の裏面に例えばAuGeNi/Auのような材料を蒸着して共通下部電極23を装荷し、更に、光アンプ部a₁(a₂)に相当する積層体の上の絶縁膜22の一部を除去して窓22aを形成したのち、ここから例えばTi/Pt/Auのような材料を表面層17の上に蒸着して光アンプ用上部電極24、24を装荷して、図1のIX-IX線に沿う断面図である図9で示したように、光アンプ部A₁(A₂)を形成する。

【0017】また、図のX-X線に沿う断面図である図10で示したように、スイッチ部Sにおいては、Zn拡散域25の上の絶縁膜22の一部を除去して窓22bを形成したのち、ここから例えばTi/Pt/Auのような材料を表面層21に蒸着してスイッチ用上部電極4

4

装荷してスイッチ部Sを形成する。まず、この光スイッチの場合、各電極4、23から電流注入を行うことなく、例えば、ポート3aから光を入射すると、入射した光は光導波路3→ポート3b→ポート6a→光導波路6を伝搬してポート6bから出射する。この状態をスイッチ状態Iという。

【0018】つぎに、電極4から電流注入を行ない、しかし他の電極23は動作させることなくポート3aから光を入射すると、入射した光はスイッチ部Sの働きで、光導波路3→スイッチ部S→光導波路2→ポート2b→光導波路5を伝搬してポート5bから出射する。この状態をスイッチ状態IIという。スイッチ状態Iにおいて、光アンプ部A₁の電極を動作させず、光アンプ部A₂の電極から電流注入を行うと、ポート3aから光導波路6に伝搬してきた光は、光アンプ部A₂で増幅される。

【0019】つぎに、スイッチ状態IIにおいて、光アンプ部A₂の電極を動作させず、光アンプ部A₁の電極から電流注入を行うと、ポート3aからスイッチ部Sで光路変更して光導波路5に伝搬してきた光は、光アンプ部A₁で増幅される。このいずれの場合においても、コア層の屈折率低下は少なくなり、その結果、光の閉じ込み状態は弱化せず、高効率の光増幅が実現する。

【0020】図11は、本発明方法で製造した方向性結合器型光スイッチの例を示す概略平面図である。この光スイッチは、光導波路のパターンが異なるだけで、前記した全反射型光スイッチと同様の方法で製造することができ、また機能させることができる。図12は、1×2光カップラと光アンプ部を集積した光部品例を示す概略平面図である。

【0021】この光部品の場合には、ポート26から入射した光が分岐部Bで2分割され、それぞれが分岐光導波路27、28に伝搬していく。そして、この光部品では、光アンプ部A₁(A₂)から注入する電流値を変化させることにより、光アンプ部A₁(A₂)における光増幅の程度を変化させることができる。したがって、分岐光導波路27、分岐光導波路28の各ポート27a、28aから出射する光出力を変化させることができ、任意の分岐比を得ることができる。

【0022】

【実施例】

実施例1

図1～図9で示した全反射型光スイッチを次のようにして製造した。まず、n型InPから成る基板11の所定位置に、長さ500μm、幅4μm、深さ0.3μmの溝12を刻設した(図2)。

【0023】ついで、この表面11の全面に、n型InGaAsPから成る厚み0.4μmの導波層13、アンドープInGaAsPから成る厚み0.2μmの活性層14、PドープInGaAsPから成る厚み0.2μmの導波層15(λ_g=1.15)、PドープInPから成る

5

厚み $1.4\mu\text{m}$ のクラッド層16およびPドーピングInGaAsPから成る厚み $0.2\mu\text{m}$ の表面層17を順次積層し、更に表面層17の全面を厚み $0.15\mu\text{m}$ のSiO₂膜18で被覆した(図4)。

【0024】溝12の上の積層体のうち、長さ $500\mu\text{m}$ 、幅 $100\mu\text{m}$ の部分a₁(a₂)を残して他の部分を全てエッチング除去し、基板11の表面11aを露出させた(図5)。ついで、積層体a₁のSiO₂膜18をつけたまま、基板11の露出表面11aの上に、アンドーピングInGaAsPから成る厚み $0.9\mu\text{m}$ の導波層19、アンドーピングInPから成る厚み $1.0\mu\text{m}$ のクラッド層20およびアンドーピングInGaAsから成る厚み $0.2\mu\text{m}$ の表面層21を順次積層した(図7)。

【0025】ついで、SiO₂膜18を除去したのち新たに全面にSiO₂膜22を成膜し、路幅 $8\mu\text{m}$ のリッジ状の光導波路2, 3, 5, 6を形成した(図1)。最後に、基板の裏面にAuGeNi/Auを蒸着して共通下部電極22を装荷し、また、各光アンプ部A₁(A₂)の上とスイッチ部Sの上のSiO₂膜22を除去し、スイッチ部Sの場合は、ここからZnを拡散してZn拡散域25を形成し、Ti/Pt/Auを蒸着して上部電極24, 24, 4を装荷した(図8, 図9)。

【0026】この光スイッチは、スイッチ状態Iにおいて、光アンプ部A₂への注入電流値が 46mA のとき、挿入損失は 0dB 、消光比は 30dB であり、また、スイッチ状態IIにおいて、光アンプ部A₁への注入電流値が 50mA のとき、挿入損失は 0dB 、消光比は 41dB であった。

【0027】

【発明の効果】以上の説明で明らかなように、本発明方法で製造した半導体光部品は、光アンプ部における挿入損失を 0dB にもすることができ、また、スイッチとしての動作時に消光比を高めることができる。このことは、基板上における光アンプ部を形成すべき個所に、溝を刻設したことがもたらす効果である。この溝が形成されていることにより、この上に位置する光アンプ部においては、光の閉じ込め状態が強化され、光アンプ部を動作させるために行う電流注入によるコア層の屈折率低下に基づく光の閉じ込め状態弱化的影響は小さくなって、光は高効率で増幅できるからである。

【図面の簡単な説明】

【図1】本発明方法で製造した全反射型光スイッチを示す概略平面図である。

【図2】基板上に溝を刻設した状態を示す部分断面図である。

【図3】基板上に導波層、活性層、導波層を積層した状態を示す部分断面図である。

【図4】基板上に、導波層、活性層、導波層、クラッド層、表面層、絶縁膜を積層した状態を示す部分断面図である。

6

【図5】溝の上に光アンプ部になる積層体を形成した状態を示す部分断面図である。

【図6】基板の上に光導波路部の導波層を形成した状態を示す部分断面図である。

【図7】基板の上に、光導波路部の導波層、上部クラッド層、表面層を形成した状態を示す部分断面図である。

【図8】積層体の全面に絶縁膜を形成した状態を示す部分断面図である。

【図9】図1のIX-IX線に沿う部分断面図である。

【図10】図1のX-X線に沿う部分断面図である。

【図11】本発明方法で製造した方向性結合器型光スイッチを示す概略平面図である。

【図12】本発明方法で製造した光アンプ付き 1×2 カップラを示す概略平面図である。

【符号の説明】

1 半導体基板

2 光導波路

2a, 2b 光導波路2のポート

3 光導波路

3a, 3b 光導波路3のポート

4 スwitch部Sの電極

5 光導波路

5a, 5b 光導波路5のポート

6 光導波路

6a, 6b 光導波路6のポート

11 半導体基板

12 溝

13 導波層

14 活性層

15 導波層

16 上部クラッド層

17 表面層

18 絶縁膜

19 導波層

20 クラッド層

21 表面層

22 絶縁膜

22a, 22b 窓

23 共通下部電極

24 上部電極

25 Zn拡散域

26 入射ポート

27 分岐光導波路

27a 分岐光導波路27の出射ポート

28 分岐光導波路

28a 分岐光導波路28の出射ポート

A₁, A₂ 半導体光アンプ部

B 半導体光導波路部

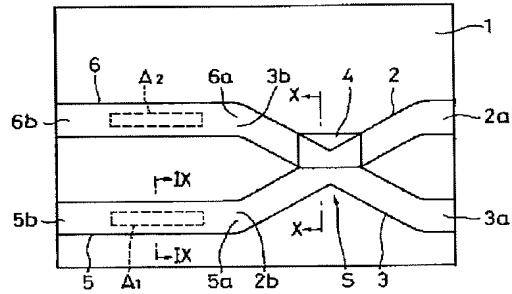
a₁, a₂ 光アンプ部A₁, A₂になる半導体薄層の

50 積層体

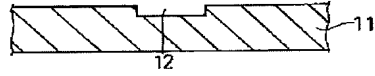
b 半導体光導波路部Bになる半導体薄層の積層体

S スイッチ部

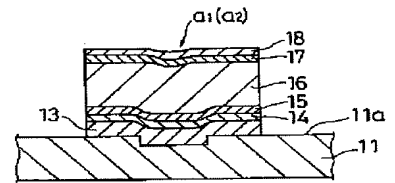
【図1】



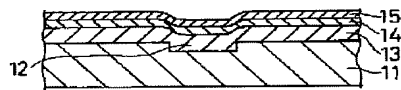
【図2】



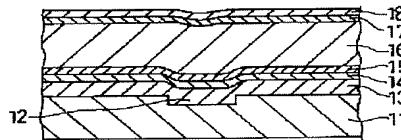
【図5】



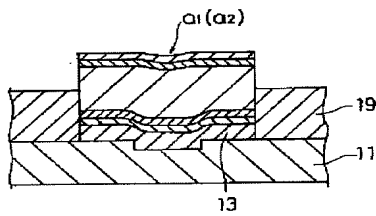
【図3】



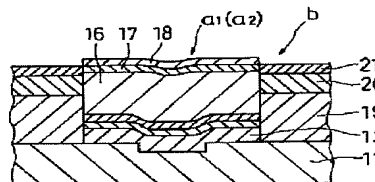
【図4】



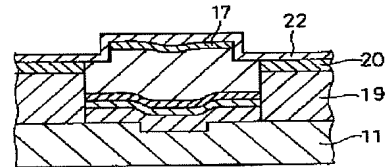
【図6】



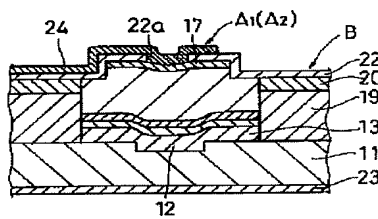
【図7】



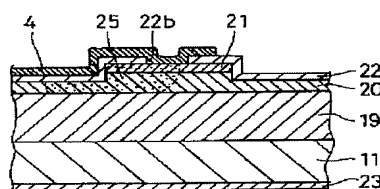
【図8】



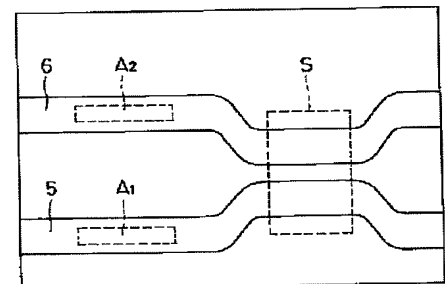
【図9】



【図10】



【図11】



【図 12】

